

一种 3~5 GHz 超宽带单端输入差分输出 LNA

郑 羽, 段吉海, 徐仕超

(桂林电子科技大学 信息与通信学院, 广西 桂林 541004)

摘 要: 采用 0.18 μm CMOS 工艺设计了一种应用于 UWB 的低噪声放大器 (low noise amplifier, LNA). 该 LNA 工作频率为 3~5 GHz, 采用 Matlab 数学建模方法优化噪声系数, 同时采用了单端输入差分输出的电路结构实现信号差分输出; 采用了 RC 反馈技术和源级负反馈技术进行输入宽带匹配. 设计使用 Cadence 软件进行后仿真, 仿真结果显示, 平均输出增益 (S_{21} 、 S_{31}) 为 16.1 dB, 3~5 GHz 范围内 $S_{11} < -10.9$ dB, NF 为 2.04~2.68 dB, 差分输出端口最大误差相位为 4° . 使用 1.8 V 电源供电, 直流功耗为 18.4 mW.

关键词: 差分输出 LNA; 噪声优化; 宽带匹配

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2014)06-0103-04

Design of a 3~5 GHz LNA with the Function of Both a Single-end Input and Differential Output is Achieved

ZHENG Yu, DUAN Ji-hai, XU Shi-chao

(Academy of Information and Communication, Guilin University of Electronic Technology, Guilin 541004, China)

Abstract: In this paper, a fully integrated ultra-wideband (UWB) low noise amplifier (LNA) employing a cascode topology is designed with 0.18 μm RF CMOS technology. By using Matlab mathematical modeling of noise figure, the noise figure is optimized. By using a special architecture, the function of both a single-end input and differential output is achieved. The wideband input impedance matching is conducted by employing an RC feedback network, a degenerating inductor. The simulation results show that the average power gain (S_{21} or S_{31}) is about 16.1 dB and the input return loss (S_{11}) is less than -10.9 dB over the whole frequency range of 3 to 5 GHz. In addition, the noise figure (NF) is from 2.04 to 2.68 dB, the max phase error of output port is 4° , while consuming 18.4 mW under a 1.8 V single supply voltage.

Key words: differential output LNA; noise optimization; broadband matching

1 引言

2002 年 2 月, UWB 技术开始用于民用领域, UWB 的发展开始逐步加快. 同年, FCC 对 UWB 技术进行了反复论证, 颁布了 UWB 的频谱规划, 规定 UWB 系统的频带范围为: 3.1~10.6 GHz, 分为上下两个边带, 下边带频率范围为 3.1~5 GHz, 上边带频率范围为 6~10.6 GHz^[1-2]. 另外, FCC 限制了其发射功率 (平均 EIRP 不超过 -41.2 dBm/

MHz), 并对 UWB 信号做出了定义 (信号带宽大于 500 MHz 或者信号带宽与载波频率之比大于 0.2). UWB 具有抗干扰性能强、传输速率高、带宽极宽、消耗电能小、发送功率小等诸多优势^[3].

本文针对超宽带标准, 设计一款工作频率为 3~5 GHz 的单端输入差分输出低噪声放大器.

2 系统分析

超宽带接收机射频前端电路框图如图 1 所

收稿日期: 2013-08-18; 修回日期: 2013-10-12

基金项目: 国家自然科学基金 (61161003, 61264001, 61166004); 广西自然科学基金 (2013GXNSFAA019333); 广西高校科研教育厅立项项目 (201106LX203); 桂林电子科技大学博士基金 (UF11006, UF12001Y)

如图 4 所示,差分输出低噪放的小信号模型,这里把 M2 管作为理想电流传输器,忽略其影响.此外,这里把源极电感 L_2 等效到栅极. C_{gs1} 、 C_{gs3} 、 C_{gs4} 分别为 M1、M3、M4 管的栅源寄生电容. C_{gd3} 是 M3 管的寄生栅漏电容. I_3 、 I_4 分别是 M3、M4 的漏源

电流.

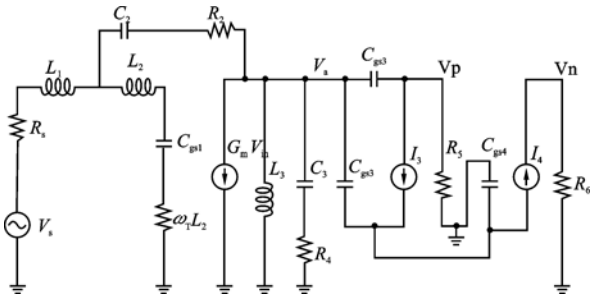


图4 差分输出低噪声的小信号模型
式(5)给出了电路的输入阻抗表达式:

$$Z_{in}(s) = sL_1 + \frac{1}{sC_1} + \left[\frac{Z_f(s)}{1 - A_m} \right] || Z(s) \quad (5)$$

其中

$$Z(s) = sL_2 + \frac{1}{sC_{gs1}} + \omega_T L_2 \quad (6)$$

$$\omega_T L_2 = 50 \, \Omega \quad (7)$$

$$Z_f(s) = R_2 + \frac{1}{sC_2} \quad (8)$$

$$Z_L(s) = (R_4 + \frac{1}{sC_3}) || sL_3 \quad (9)$$

$$G_m(s) = \frac{g_{m1}}{(1 + s^2 L_2 C_{gs1} + sL_2 g_{m1})} \quad (10)$$

$$A_m = \frac{V_a}{V_{in}} = \frac{[1 - G_m(s) Z_f(s)] Z_f(s)}{Z_L(s) + Z_f(s)} \quad (11)$$

通过计算,可以取合适的 L_1 、 L_2 、 C_2 、 R_2 的值达到输入宽带匹配。

3.3 差分输出电路分析

如图2所示,M3、M4管组成差分输出电路,M3管采用共源接法,M4管采用共栅接法.信号从第一级中M2管的漏极输出,经过M3管分成两路,一路从M3管漏极输出信号(相位反向),另一路经过M4管,从M4管的漏极输出(相位没有改变).此外M4管为PMOS,栅极接地,省去了偏置电路,降低了电路功耗.电阻 R_5 和 R_6 提供直流偏置以及充当负载, R_5 、 R_6 的取值应当满足 M3、M4 管的饱和条件.由图4的小信号模型可以计算出两个输出端的关系表达式为

$$\frac{V_p}{V_n} = - \frac{1 + sC_{gd4} R_6}{0.5 g_{m4} R_6} \cdot \frac{(0.5 g_{m3} - sC_{gd3}) R_5}{1 + sC_{gd3} R_5} \quad (12)$$

由式(12)可以看出,通过选取合适的 M3、M4 管的宽长比以及 R_5 、 R_6 的值,可以得到

$$V_p = -V_n \quad (13)$$

这样就实现了差分输出的功能.

4 电路版图设计与后仿真结果

如图5所示,电路的总版图设计采用射频信号

线最短规则布局,以此减小金属连线寄生效应带来的影响.

对于本文设计的 3~5 GHz 超宽带单端输入差分输出低噪声放大器,采用 SMIC 0.18 μm RF CMOS 工艺,在 Cadence Spectre 环境下进行仿真,电源电压为 1.8 V,电路总功耗约为 18.4 mW.

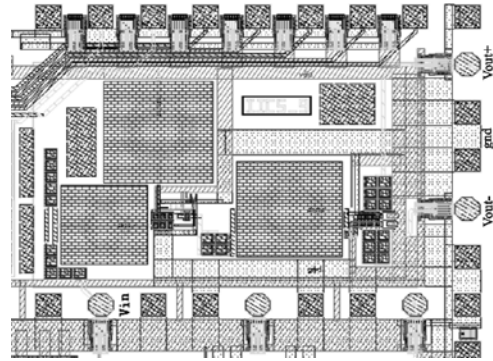


图5 版图

如图6所示,在 3~5 GHz 范围内 $S_{11} < -10.96$ dB,说明低噪放在 3~5 GHz 范围内匹配良好.

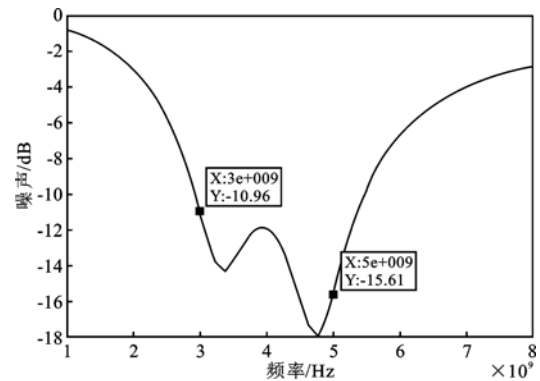


图6 输入匹配

如图7所示,虚线是 V_p 端口的增益曲线,实线是 V_n 端口的增益曲线.由图可知两个端口增益最高点相差 1.2 dB 左右,两个端口在 3~5 GHz 范围内增益平坦度良好.

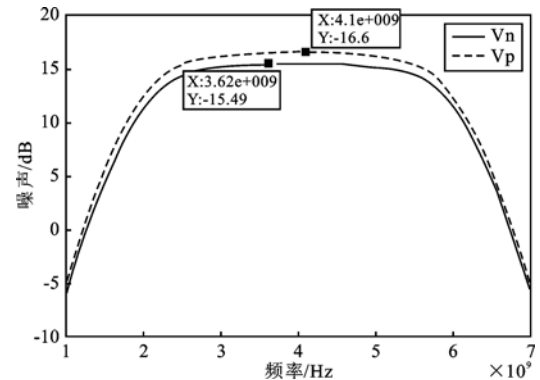


图7 差分输出端口的增益曲线

如图 8 所示,在 3~5 GHz 范围内,噪声系数为 2.04~2.68 dB,噪声性能良好.

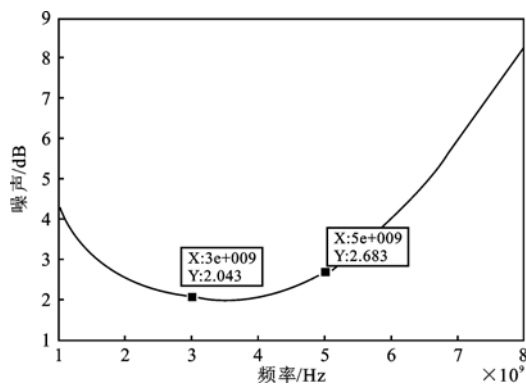


图 8 噪声系数

如图 9 所示,在 3~5 GHz 范围内,差分端口最大的误差相位为 4°,误差相位在可接受范围内.

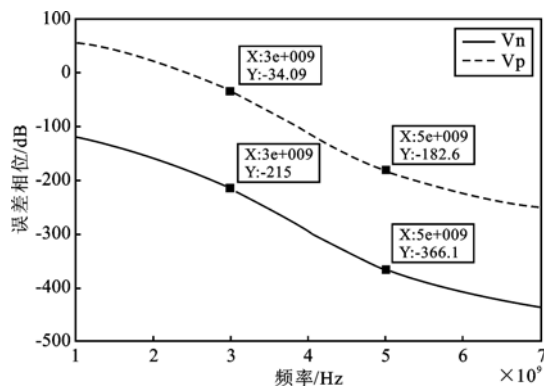


图 9 差分输出端口的相位图

表 1 给出了本设计的仿真结果和已发表的论文的比较.

由表 1 可知,本论文设计的差分输出低噪放具有优良的噪声性能,良好的增益以及输入匹配.

表 1 和已经发表的论文对比

设计	本文	文献[6]	文献[7]	文献[8]
是否差分输出	是	否	否	否
频率/GHz	3~5	3~5	3~10	3.1~10.6
电压增益/dB	16.1	15	15.1	15.2
MaxNF/dB	2.68	3.2	4.3	3.38
S11/dB<	-10.9	—	-11	-10.61
功耗/mW	18.4	10.3	8.2	8.65
工艺	0.18 μm CMOS	0.18 μm CMOS	0.18 μm CMOS	0.18 μm CMOS

5 结束语

文中设计在综合权衡低噪放设计指标的基础上,通过深入的理论分析,采用 Matlab 进行数学建

模优化噪声,采用 RC 反馈回路技术、源级反馈电感技术,设计了一种有优良噪声性能的单端输入差分输出的超宽带低噪放.

参考文献:

- [1] 王巍,宫召英,杨键,等. 3~5 GHz 超宽带无电感 CMOS 低噪声放大器设计[J]. 微电子学与计算机, 2012,29(6):130-137.
- [2] 张弘,梁元. 0.13 微米 CMOS 双通道超宽带低噪声放大器设计[J]. 微电子学与计算机, 2012, 29(10): 37-46.
- [3] E Abiri, M R Salehi, H Rezaei. Design of UWB LNA with interference rejection using coupled inductors[C] // IEEE Symposium on Industrial Electronics and Applications, Langkawi: IEEE, 2011: 104-108.
- [4] Wei we-t, Xiaoya Fan, Tingcun Wei. A. Low-voltage low-power self-mixer for 3.1-5GHz non-coherent UWB receiver[C] // IEEE International Conference of Electron Devices and Solid-state Circuits. Xi'an: IEEE, 2009: 24-27.
- [5] Ebrahim Abiri, Mohammad Reza Salehi, Mohammad Sadegh Mirzazadeh. A 4-10.6 GHz low power LNA with dual reactive feedback and very low noise figure [C] // 20th Iranian Conference on Electrical Engineering. [s. l.]: IEEE, 2012: 275-282.
- [6] Ayobami Iji, Xi Zhu, Michael Heimlich. A 3-5 GHz LNA in 0.25 μm SOI CMOS process for implantable WBANs[C] // 55th International Midwest symposium on Circuits and Systems. Base Indaho, USA: IEEE, 2012: 776-770.
- [7] Pang-Hsing Chen, Jeng-Rern Yang. A 3-10 GHz low power ultra-wideband CMOS LNA[C] // IEEE International RF and Microwave Conference. [s. l.]: IEEE, 2011.
- [8] A N Ragheb, G A Fahmy, I Ashour, et al. A 3.1-10.6 GHz low power high gain UWB LNA using current reuse technique [C] // ICIAS. [s. l.]: IEEE, 2011, 2012.

作者简介:

郑羽男, (1988-), 硕士研究生. 研究方向为射频集成电路设计.

段吉海男, (1964-), 博士, 教授, 研究生导师. 研究方向为射频集成电路设计.

徐仕超男, (1989-), 硕士研究生. 研究方向为模拟集成电路设计.